

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number. **10178044 A**

(43) Date of publication of application: 30 . 06 . 98

(51) Int. Cl.

H01L 21/60

H01L 23/50

(21) Application number: **10012964**

(22) Date of filing: 26 . 01 . 98

(62) Division of application: **01231135**

(71) Applicant: **SHINKO ELECTRIC IND CO LTD**

(72) Inventor:
**FUKASE KATSUYA
TANAKA MASATO**

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

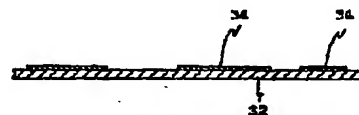
(57) Abstract:

PROBLEM TO BE SOLVED: To obtain a semiconductor device in which environment resistance is enhanced while reducing the size.

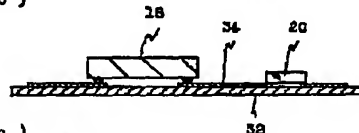
SOLUTION: A semiconductor chip 18 is connected with a circuit pattern 34 by flip-chip method or TAB system and sealed integrally with a sealing resin 22 on one side of the circuit pattern 34 where the semiconductor chip 18 is mounted. The other side of the circuit pattern 34 is applied with an electrically insulating coating 26 except the required part, e.g. a terminal part for external connection.

COPYRIGHT: (C)1998,JPO

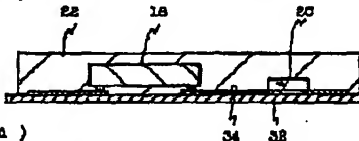
(a)



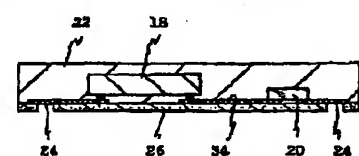
(b)



(c)



(d)



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-178044

(43) 公開日 平成10年(1998) 6月30日

(51) Int.Cl.⁸
H 0 1 L 21/60
23/50

識別記号
3 1 1

F I
H 0 1 L 21/60
23/50

3 1 1 R
S

審査請求 有 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平10-12964
(62) 分割の表示 特願平1-231135の分割
(22) 出願日 平成1年(1989) 9月6日

(71) 出願人 000190688
新光電気工業株式会社
長野県長野市大字栗田字舎利田711番地
(72) 発明者 深瀬 克哉
長野県長野市大字栗田字舎利田711番地
新光電気工業株式会社内
(72) 発明者 田中 正人
長野県長野市大字栗田字舎利田711番地
新光電気工業株式会社内
(74) 代理人 弁理士 綿貫 隆夫 (外1名)

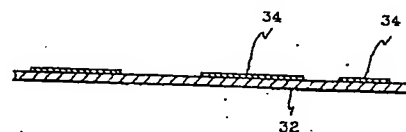
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

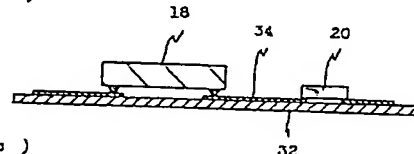
【課題】 小型化が図れると共に、耐環境性にも優れる半導体装置およびその製造方法を提供する。

【解決手段】 半導体チップ18と回路パターン34とがフリップチップ法あるいはTAB方式によって電気的に接続され、回路パターン34の半導体チップ18が搭載された一方の面側に、半導体チップ18および回路パターン34が封止樹脂22により一体に封止され、回路パターン34の他方の面側が、外部接続用の端子部等の所要箇所を除いて、電機絶縁性を有する保護コーティング26によって被覆されていることを特徴としている。

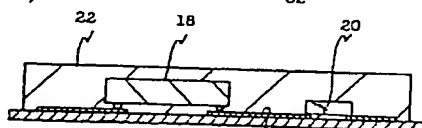
(a)



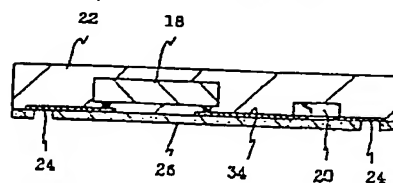
(b)



(c)



(d)



【特許請求の範囲】

【請求項1】 半導体チップと回路パターンとがフリップチップ法あるいはTAB方式によって電氣的に接続され、

前記回路パターンの半導体チップが搭載された一方の面側に、前記半導体チップおよび回路パターンが封止樹脂により一体に樹脂封止され、

前記回路パターンの他方の面側が、外部接続用の端子部等の所要箇所を除いて、電氣的絶縁性を有する保護コーティングによって被覆されていることを特徴とする半導体装置。

【請求項2】 金属ベース上に金属層により回路パターンを形成する工程と、

前記金属ベースの回路パターンが形成された面側に半導体チップをフリップチップ法あるいはTAB方式によって電氣的に接続して搭載する工程と、

前記金属ベースの半導体チップが搭載された一方の面側に、前記半導体チップおよび回路パターンを一体に樹脂封止する工程と、

前記金属ベースを除去する工程と、

前記回路パターンの露出する面側を、外部接続用の端子部等の所要箇所を除いて、電氣的絶縁性を有する保護コーティングによって被覆する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項3】 金属ベース上に半導体チップをフリップチップ法あるいはTAB方式によって接合する工程と、前記金属ベースの半導体チップが搭載された一方の面側に、前記半導体チップを一体に樹脂封止する工程と、前記金属ベースの所要部位をエッチングして回路パターンを形成する工程と、

該回路パターンの露出する面側を、外部接続用の端子部等の所要箇所を除いて、電氣的絶縁性を有する保護コーティングによって被覆する工程とを含むことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体チップが一体的に樹脂封止されて提供される半導体装置およびその製造方法に関する。

【0002】

【従来の技術】 半導体装置は電子装置をはじめきわめて多種類の製品に広く利用されており、ICカードといった小形製品にも利用されるようになってきている。これら製品で用いられる半導体装置の実装方式には、パッケージに半導体チップを搭載してパッケージごと回路基板に実装するパッケージ方式と、回路基板に半導体チップをじかに接続するベアチップ方式とがある。前記のパッケージ方式の場合は、パッケージ内に半導体チップが封止されて保護されているので、取り扱いがきわめて容易であり、実装が容易にでき、また耐環境性に優れている等の

特徴がある。これに対し、ベアチップ方式は回路基板にじかに半導体チップを接続するから、小面積で実装でき、高密度実装が可能になるという特徴がある。

【0003】

【発明が解決しようとする課題】 しかしながら、上記ベアチップ方式は装置の小型化が図れるものの、半導体チップが露出するので耐環境性に劣るという問題は避けられない。そこで、本発明は上記問題点を解消すべくなされたものであり、その目的とするところは、小型化が図れると共に、耐環境性にも優れる半導体装置およびその製造方法を提供するにある。

【0004】

【課題を解決する手段】 本発明は上記目的を達成するため次の構成を備える。すなわち、本発明に係る半導体装置は、半導体チップと回路パターンとがフリップチップ法あるいはTAB方式によって電氣的に接続され、前記回路パターンの半導体チップが搭載された一方の面側に、前記半導体チップおよび回路パターンが封止樹脂により一体に樹脂封止され、前記回路パターンの他方の面側が、外部接続用の端子部等の所要箇所を除いて、電氣的絶縁性を有する保護コーティングによって被覆されていることを特徴としている。半導体チップ、回路パターン等が一体に樹脂封止されていることから小型化が達成できると共に、回路パターン等の他方の面側も、端子部等の所要箇所を除いて保護コーティングによって被覆されているから耐環境性に優れる。

【0005】 また本発明に係る半導体装置の製造方法は、金属ベース上に金属層により回路パターンを形成する工程と、前記金属ベースの回路パターンが形成された面側に半導体チップをフリップチップ法あるいはTAB方式によって電氣的に接続して搭載する工程と、前記金属ベースの半導体チップが搭載された一方の面側に、前記半導体チップおよび回路パターンを一体に樹脂封止する工程と、前記金属ベースを除去する工程と、前記回路パターンの露出する面側を、外部接続用の端子部等の所要箇所を除いて、電氣的絶縁性を有する保護コーティングによって被覆する工程とを含むことを特徴としている。この方法によれば小型で耐環境性に優れる半導体装置を容易に提供できる。

【0006】 さらに本発明に係る半導体装置の製造方法は、金属ベース上に半導体チップをフリップチップ法あるいはTAB方式によって接合する工程と、前記金属ベースの半導体チップが搭載された一方の面側に、前記半導体チップを一体に樹脂封止する工程と、前記金属ベースの所要部位をエッチングして回路パターンを形成する工程と、該回路パターンの露出する面側を、外部接続用の端子部等の所要箇所を除いて、電氣的絶縁性を有する保護コーティングによって被覆する工程とを含むことを特徴としている。この方法では、小型で耐環境性に優れる半導体装置を容易に提供でき、特に金属ベースをその

まま回路パターンに形成できるからコストの低減化も図れる。

【0007】

【発明の実施の形態】以下に本発明の好適な実施の形態を添付図面に基づいて詳細に説明する。図1は本発明に係る半導体装置の製造方法を示す説明図である。この製造方法では金属ベースを用いることを特徴とする。図1(a)で32は薄平板状に形成した金属ベースで、まず、この金属ベース32上に所定回路パターンにしたがって金めつき層34を設ける。

【0008】次いで、金めつき層34に半導体チップ18をフリップチップ法によって接続する。同時に所要の回路部品20を搭載する(図1(b))。次に、半導体チップ18および回路部品20、金めつき層34を樹脂封止する(図1(c))。次に、金属ベース32全体をエッチングして除去する。金めつき層34はエッチングの際に除去されないから、エッチング後は封止樹脂22の表面に金めつき層34が露出する。これによって、金めつき層34からなる回路パターンに半導体チップ18及び回路部品20等が接続されて封止された半導体装置が得られる。

【0009】図1(d)は、端子部24を除いて、金めつき層34を保護する保護コーティング26を施した状態である。この実施例の製造方法では、金属ベース32をエッチングで除去するから、金属ベース32としてはエッチングによって溶解除去しやすい金属、たとえば銅等を用いるのがよい。また、回路パターンは金めつきに限らず、金属ベース32をエッチング除去する際に侵されない金属を用いればよく、非エッチング金属層として形成すればよい。

【0010】図2は、金属ベース32を用いる他の製造方法を示す。この例ではTAB方式による接続例を説明する。図2(a)は金属ベース32とこれに接続する半導体チップ18を示す。半導体チップ18にはあらかじめTABテープ27を一括ボンディングしておく。29はリードを保持するサポートリングであるが、このサポートリングがなくてもかまわない。

【0011】半導体チップ18は図2(b)に示すようにTABテープ27を介して金属ベース32の所定位置に接続する。また所要の回路部品20を金属ベース32に位置決めして接合する。次に、金属ベース32の上記半導体チップ18及び回路部品20等を搭載した片面側を樹脂封止する(図2(c))。封止樹脂22の下面側は金属ベース32に被覆されているから、この金属ベース32の露出面にレジストパターン36を設け、金属ベース32をエッチングして回路パターン32aを形成する。

【0012】図2(d)は回路パターン32aを形成して半導体チップ18と回路部品20等を所定パターンで配線した後、回路パターン32aを保護コーティング2

6によって保護し、金めつきを施した端子部24を形成した状態を示す。こうして、図1(d)と同様に半導体チップ18等の所要部品が組み込まれた半導体装置を得ることができる。なお、この金属ベース32をエッチングして製造する方法において、電解銅箔を金属ベースとして好適に使用でき、電解銅箔の粗面を封止樹脂側にすることによって回路パターン32aと封止樹脂22との接合性を向上させることができる。この場合、半導体チップ18の接続部にはあらかじめ平滑処理、金めつき等を施しておくのがよい。

【0013】以上、各実施例について説明してきたが、上記各例ではいずれも、フープ材を用いることにより連続加工による量産が容易に可能となる。以上の各実施例で説明した半導体装置の製造方法によれば、各種製品、用途に応じた機能を有する半導体装置を製造することが容易にでき、各種機器に搭載して所要の機能を発揮させることができる。また、得られた半導体装置を単体としてみた場合、半導体チップは回路パターンに接続されているのみで、回路基板を使用しないから、装置の小形化、薄型化にきわめて有効である。これにより、ICカードのような小形製品にも容易に応用利用することが可能になる。

【0014】また、上記製造方法においてはフリップチップ法あるいはTAB方式によって半導体チップを接続しているから、半導体チップを接続する面積が小さくてすみ、高密度実装が可能となると共に、さらに薄形化を図ることができる。また、半導体チップおよび回路部品等が樹脂によって完全に封止して提供されるから耐環境性も向上するという利点がある。以上、本発明について好適な実施例をあげて種々説明したが、本発明はこの実施例に限定されるものではなく、発明の精神を逸脱しない範囲内で多くの改変を施し得るのはもちろんのことである。

【0015】

【発明の効果】本発明に係る半導体装置では、半導体チップ、回路パターン等が一体に樹脂封止されていることから小型化が達成できると共に、回路パターン等の他方の面側も、端子部等の所要箇所を除いて保護コーティングによって被覆されているから耐環境性に優れる。また本発明方法では、小型で耐慣用性に優れる半導体装置を容易に提供でき、特に金属ベースをそのまま回路パターンに形成すれば、コストの低減化も図れる。

【図面の簡単な説明】

【図1】図1は半導体装置の製造方法の第1の実施例を示す説明図である。

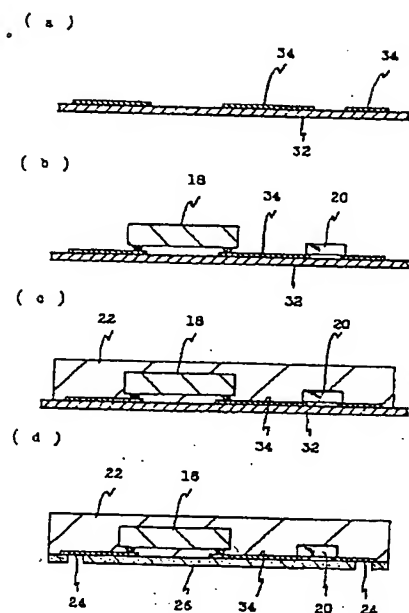
【図2】図2は他の方法を示す説明図である。

【符号の説明】

18 半導体チップ
20 回路部品
22 封止樹脂

- 24 端子部
- 26 保護コーティング
- 27 TABテープ
- 28 封止樹脂

【図1】



- 32 金属ベース
- 32a 回路パターン
- 34 金めっき層
- 36 レジストパターン

【図2】

